অধ্যায়-১

রেজিস্টার

১.১ রেজিস্টার

কতগুলো Flip-Flop এর সমন্বয়ে গঠিত একটি সার্কিট, যা একত্রিতভাবে একটি ইউনিট এর মতো কাজ করে এবং কতগুলো বাইনারী বাইনারী bit-কে ধারণ করতে পারে, তাকে Register বলে।

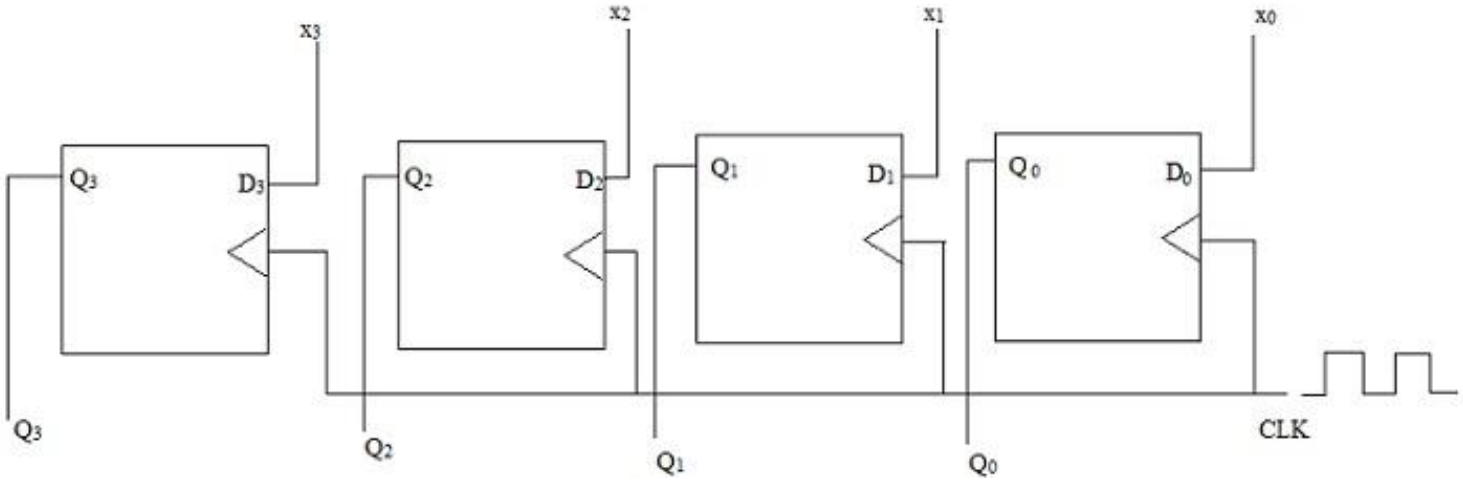
শিফট রেজিস্টারঃ যখন কোনো রেজিস্টারে ডাটা সিরিয়াল আকারে বা ধারাবাহিকভাবে বের হয় এবং ধারাবাহিকভাবে আবার এতে প্রবেশ করে, তখন এটাকে শিফট রেজিস্টার বলা হয়।

১.২ শিফট রেজিস্টারের প্রকারভেদ

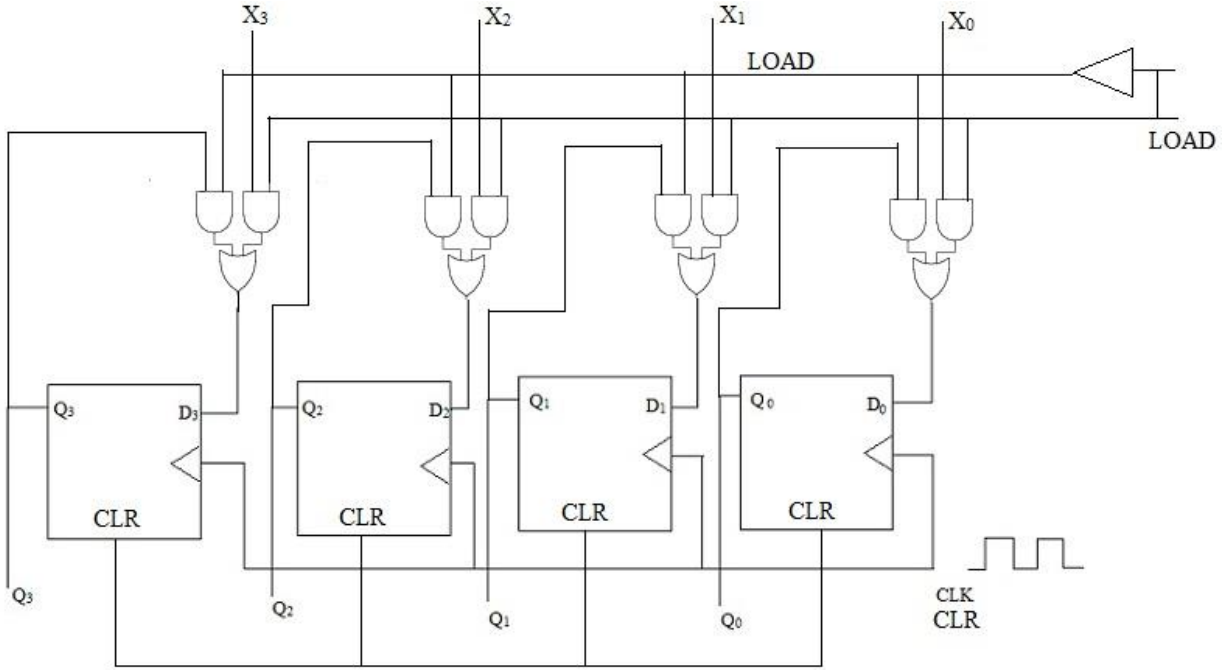
(1) সিরিয়াল ইন সিরিয়াল আউট (Serial in Serial out, SISO)
(2) সিরিয়াল ইন প্যারালাল আউট (Serial in Parallel out, SIPO)
(3) প্যারালাল ইন সিরিয়াল আউট (Parallel in Serial out, PISO)
(4) প্যারালাল ইন প্যারালাল আউট (Parallel in Parallel out, PIPO)
(5) রাইট শিফট রেজিস্টার (Right Shift Register)
(6) লেফট শিফট রেজিস্টার (Left Shift Register)
(7) সার্বজনীন রেজিস্টার (Universal Register)

১.৩ বাফার রেজিস্টার

বাফার (Buffer) রেজিস্টার হচ্ছে সাধারণ রেজিস্টার, যারা বাইনারি বিট জমা রাখে।



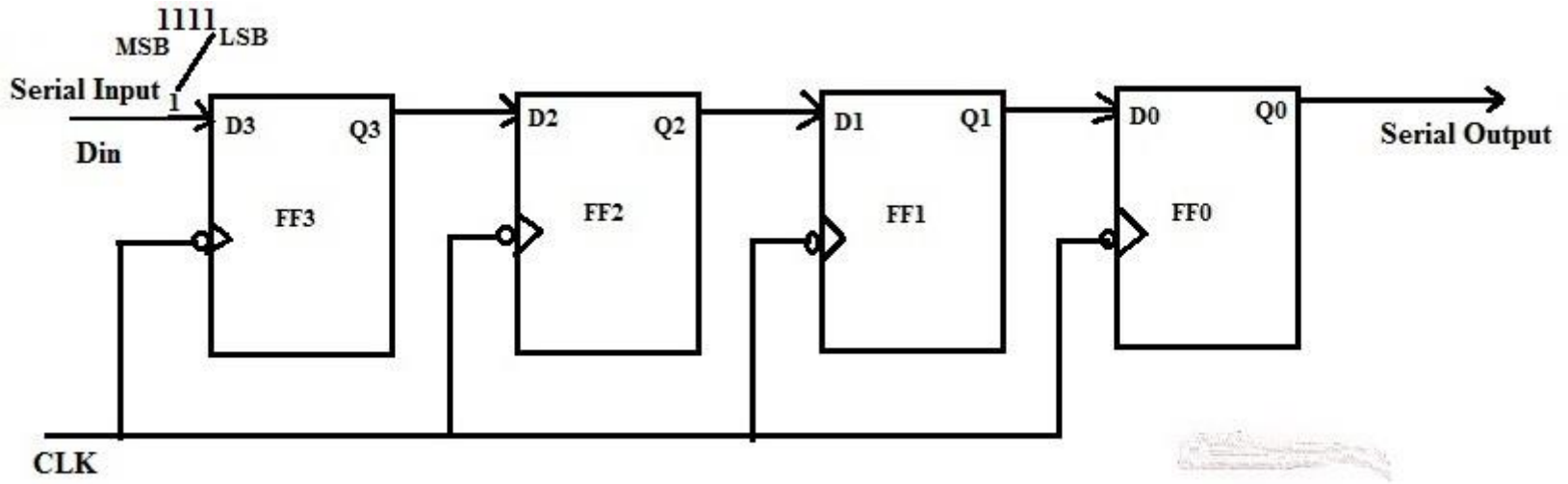
চিত্রঃ ১.১ বাফার রেজিস্টার



চিত্রঃ Controlled Buffer Register

১.৪ SISO, SIPO, PISO, PIPO

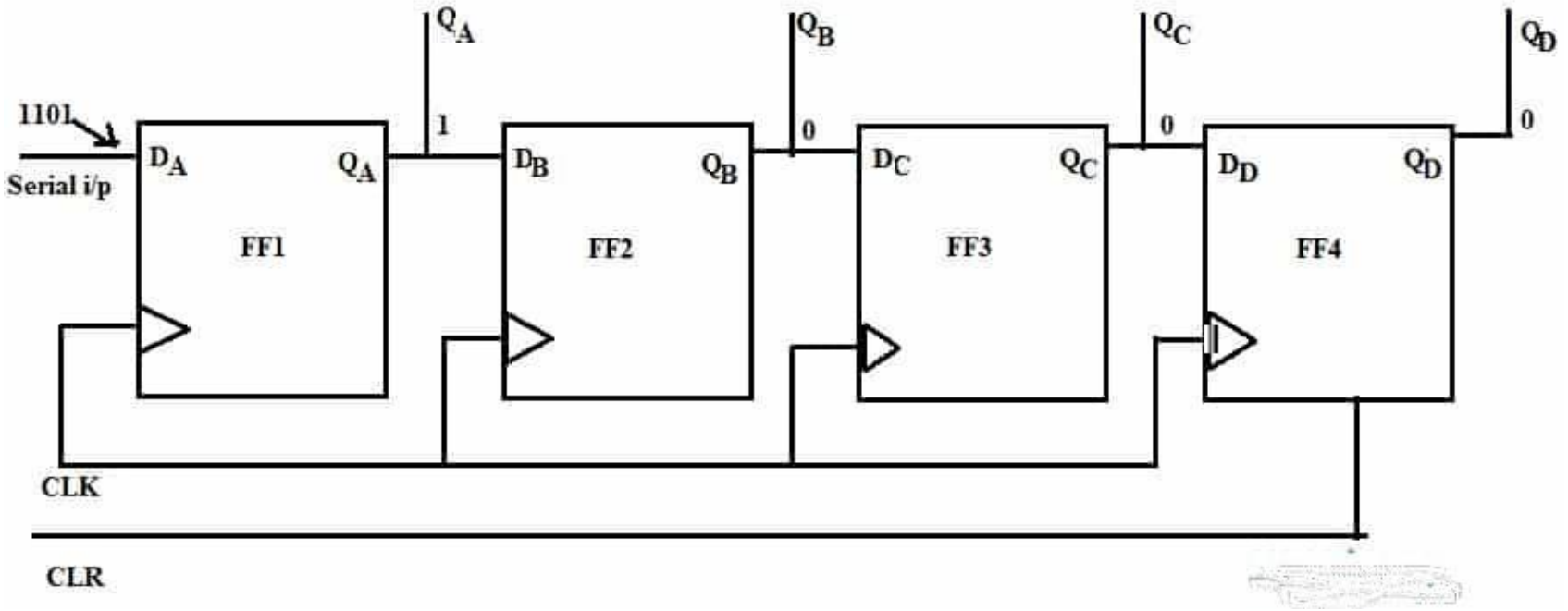
(ক) সরিয়াল-ইন সিরিয়াল-আউট (SISO) Register



The SISO shift register truth table is shown below.

Clock	Q3	Q2	Q1	Q0
Initially (Reset)	0	0	0	0
1st Falling Edge	1	0	0	0
2nd Falling Edge	1	1	0	0
3rd Falling Edge	1	1	1	0
4th Falling Edge	1	1	1	1

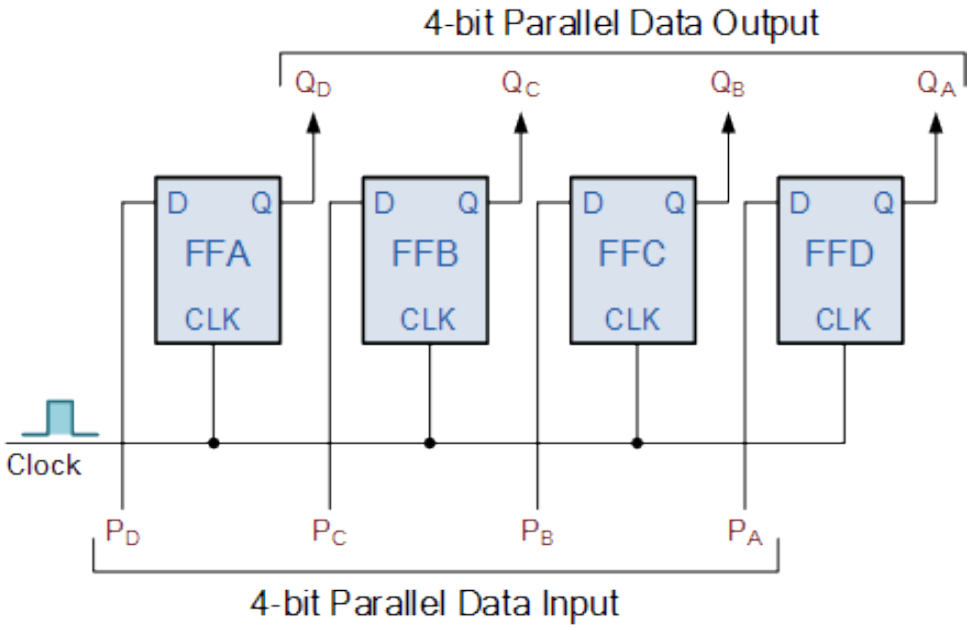
(ক) সরিয়াল-ইন প্যারালাল-আউট (SIPO) Register



The SIPO shift register truth table is shown below.

Clock Pulse	QA	QB	QC	QD
Initially (Reset)	0	0	0	0
1st Falling Edge	1	0	0	0
2nd Falling Edge	0	1	0	0
3rd Falling Edge	1	0	1	0
4th Falling Edge	1	1	0	1

(ঘ) প্যারালাল-ইন প্যারালাল-আউট (PIPO) Register



The PIPO shift register truth table is shown below.

যদি ইনপুট P_A,P_B,P_C,P_D তে যথাক্রমে ইনপুট 1101 হয় তাহলে Q_A,Q_B,Q_C,Q_D আউটপুটঃ

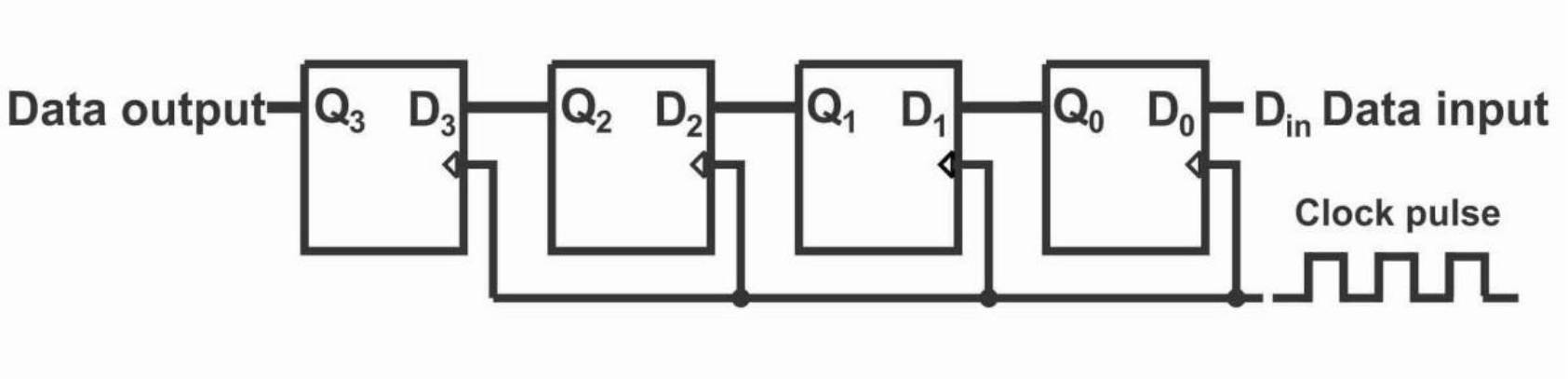
Clock Pulse	QA	QB	QC	QD
Initially (Reset)	0	0	0	0
1st Falling Edge	1	1	0	1

১.৫ শিফট লেফট, শিফট রাইট এবং সার্বজনীন শিফট রেজিস্টার এর কার্যাবলীঃ

শিফট রেজিস্টারঃ যখন কোনো রেজিস্টারের ডাটা সিরিয়াল আকারে বা ধারাবাহিকভাবে বের হয় এবং ধারাবাহিকভাবে আবার এতে প্রবেশ করে, তখন এটাকে শিফট রেজিস্টার বলা হয়।

শিফট লেফট রেজিস্টারঃ যখন কোনো রেজিস্টারে ডাটা বিট ডানদিক থেকে বামদিকে স্থানান্তরিত হয়, তখন এটাকে **লেফট শিফট** রেজিস্টার বলা হয়।

- **শিফট লেফট রেজিস্টার**

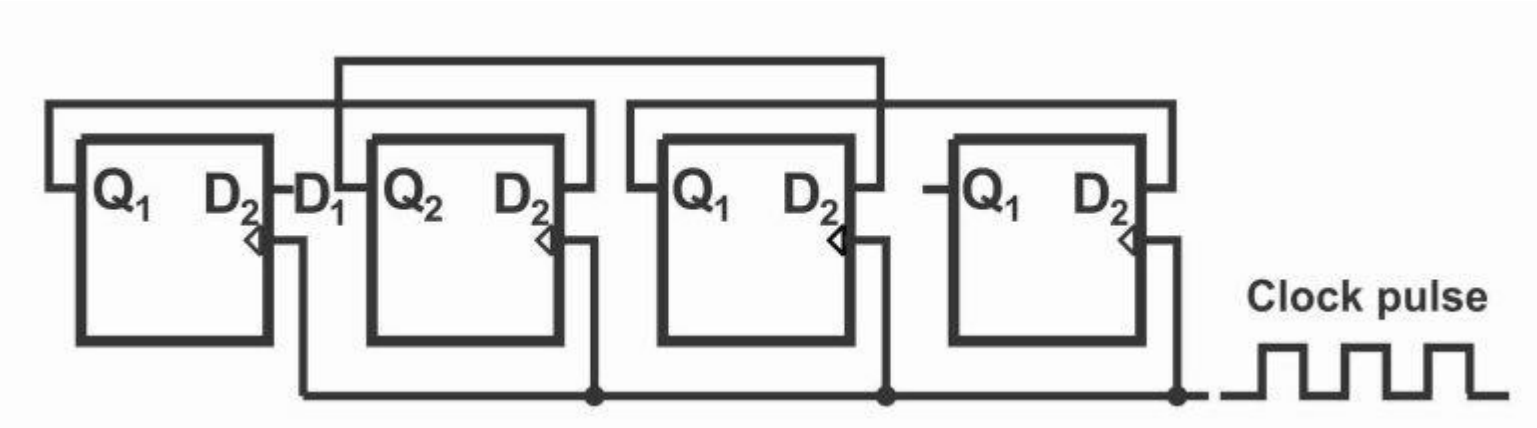


যখন Data Input =1 হবে

Q3	Q2	Q1	Q0	ক্লক পালস
0	0	0	1	১ম
0	0	1	1	২য়
0	1	1	1	৩য়
1	1	1	1	৪র্থ

রাইট শিফট রেজিস্টারঃ যখন কোনো রেজিস্টারে ডাটা বিট বামদিক থেকে ডানদিকে স্থানান্তরিত হয়, তখন এটাকে **রাইট শিফট** রেজিস্টার বলা হয়।

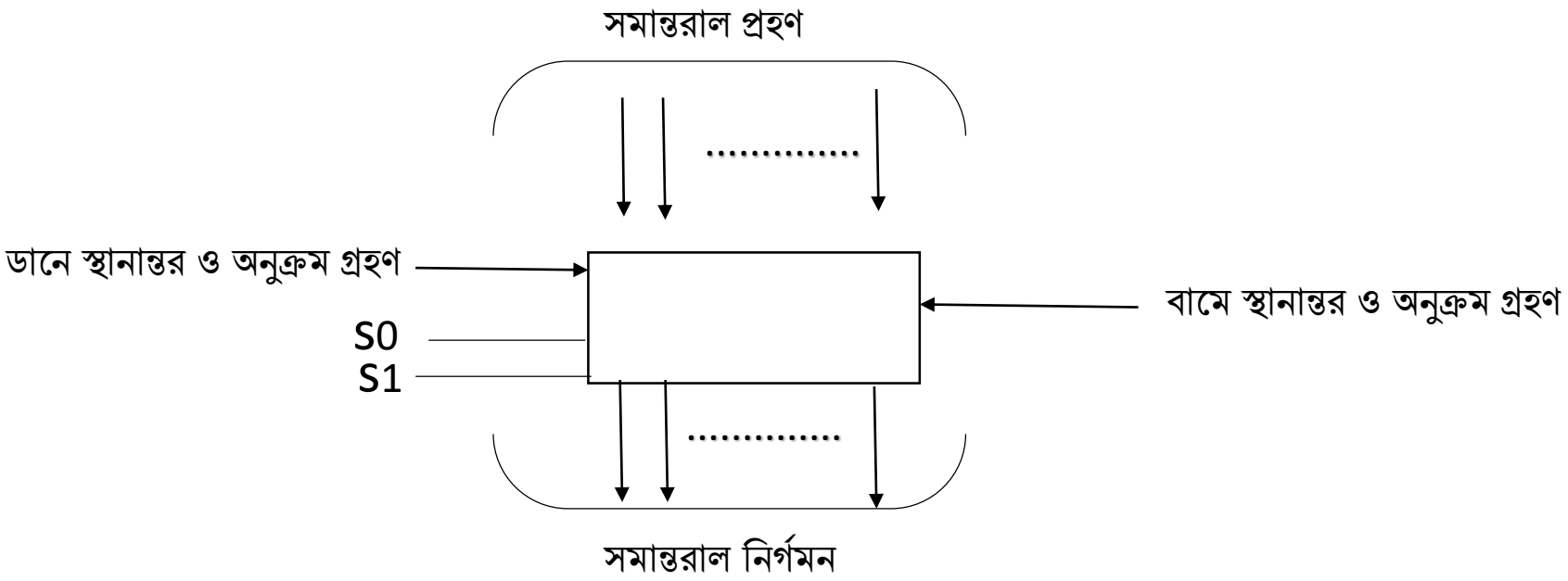
- **রাইট শিফট রেজিস্টার**



যখন Data Input =1 হবে

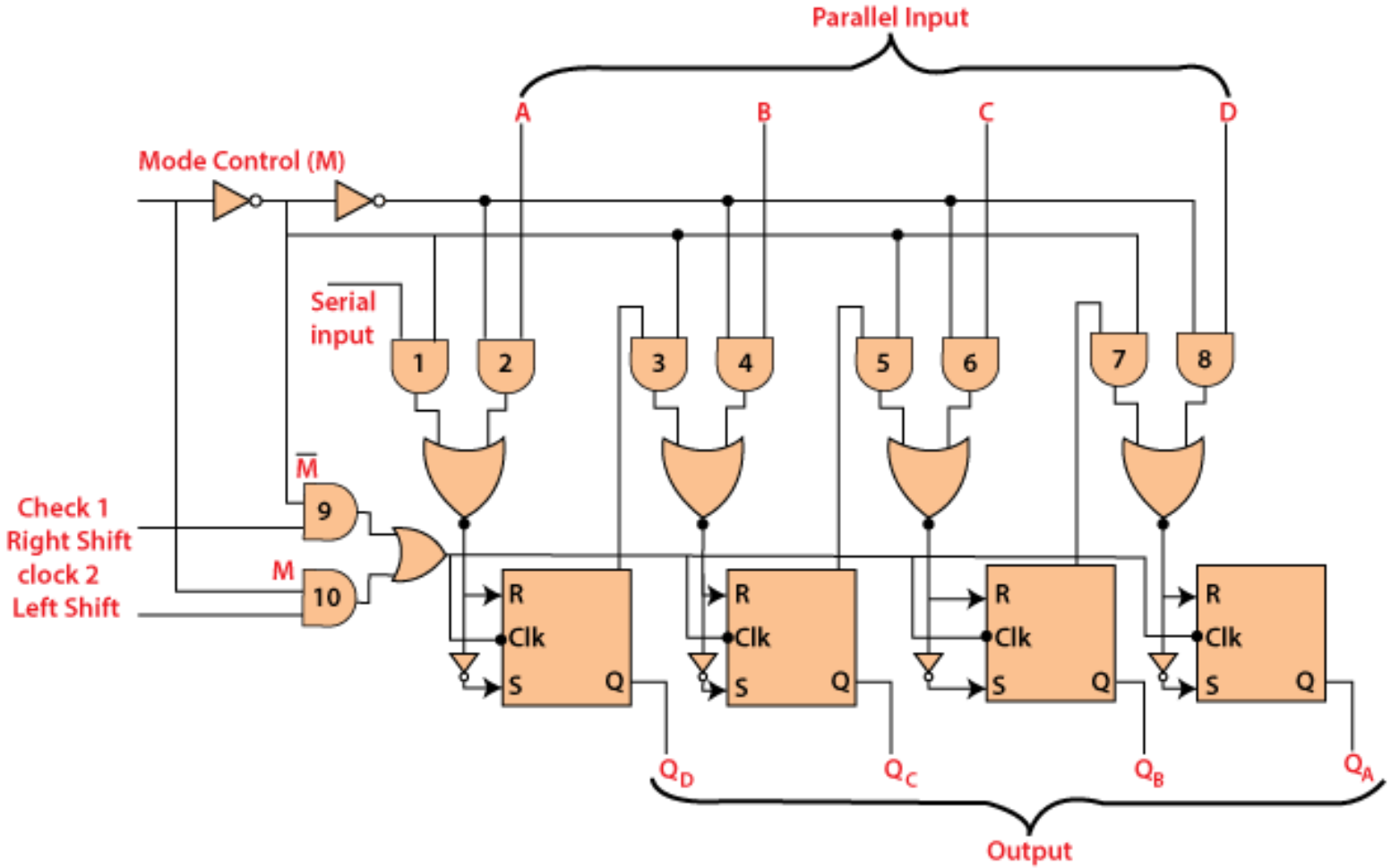
Q3	Q2	Q1	Q0	ক্লক পালস
1	0	0	0	১ম
0	1	0	0	২য়
0	1	0	0	৩য়
1	1	1	1	৪র্থ

সার্বজনীন শিফট রেজিস্টারঃ এরুপ তথ্যাধারে সমান্তরালে গ্রহণ, সমান্তরালে নির্গমন, বামে ও ডানে স্থানান্তরের সুবিধাসহ অনুক্রম রীতিতে তথ্য গ্রহণ ও নির্গমনের ব্যবস্থা থাকে



Mode Control		Register Operation
S_1	S_0	
0	0	No change
0	1	Shift Right
1	0	Shift Left
1	1	Parallel Load

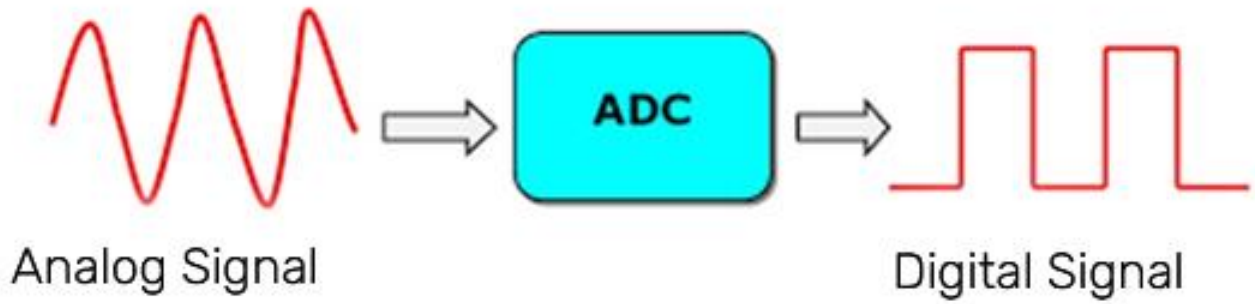
চিত্রঃ সার্বজনীন রেজিস্টার (ক) রুপরেখা (খ) নিয়ন্ত্রণ

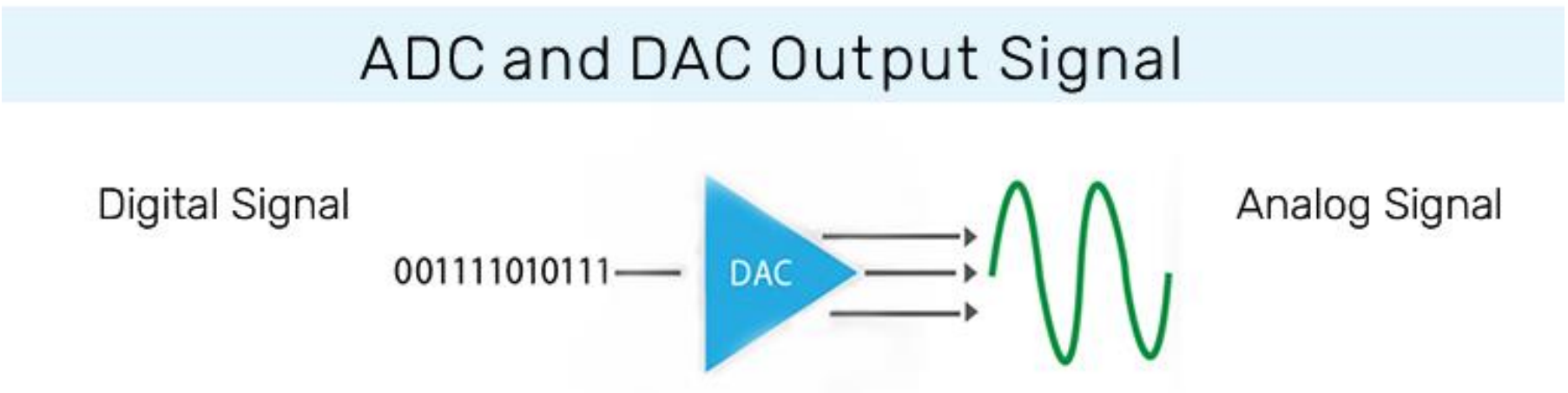


চিত্রঃ সার্বজনীন শিফট রেজিস্টার এর ইন্টানাল লজিক সার্কিট

অধ্যায়-৪

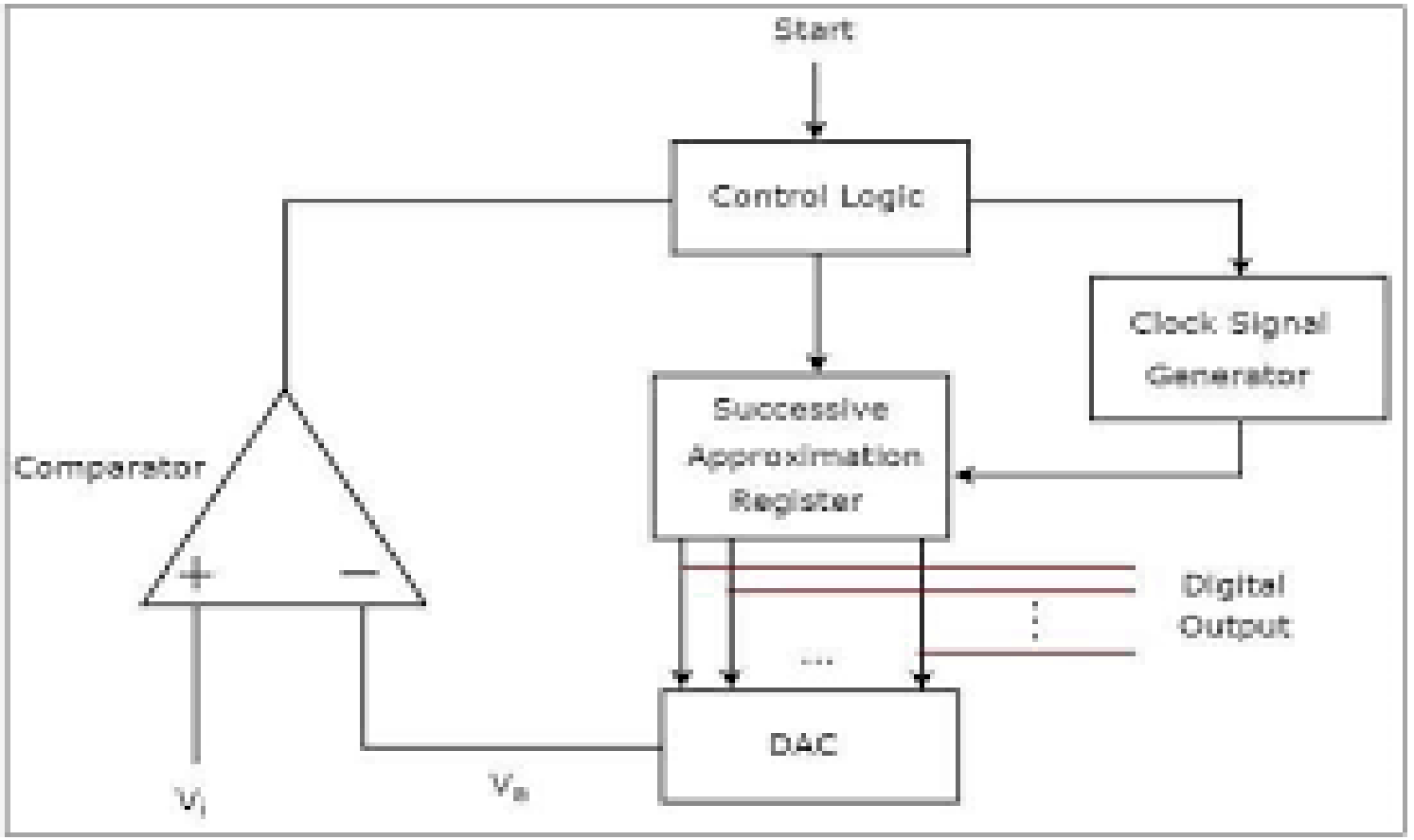
অ্যানালগ টু ডিজিটাল কনভার্টার (এডিসি) এবং ডিজিটাল টু এনালগ কনভার্টার (ডিএসি)





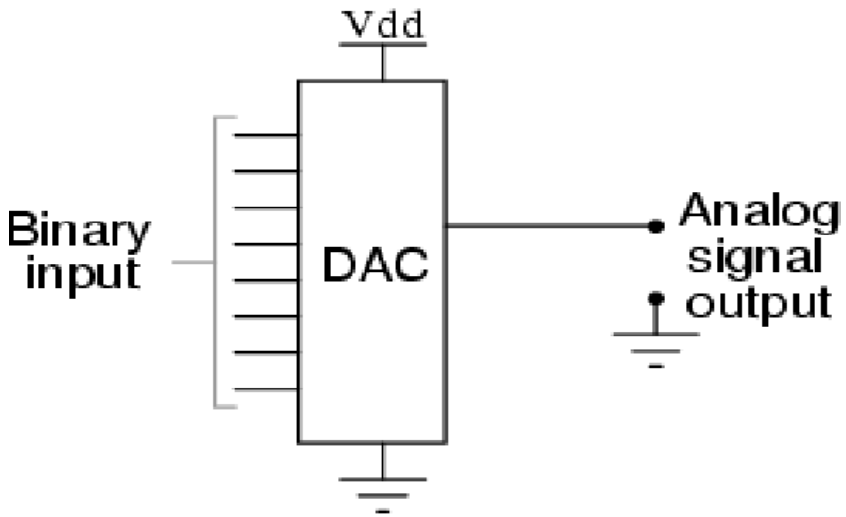
অ্যানালগ টু ডিজিটাল কনভার্টার (ADC)

এ/ডি কনভারশন এমন একটি লেভেল কনভারশন প্রক্রিয়া, যেখানে ইনপুট হিসাবে অ্যানালগ ভোল্টেজ কে তার সমতুল্য ডিজিটাল কোডে রুপান্তর করা হয়।



চিত্রঃ General Disgram of A/D Converter

ডিজিটাল সিগন্যালকে অ্যানালগ সিগন্যালে রুপান্তর করার পদ্ধতিকে ডি/এ কনভারশন বলে।



চিত্রঃ DAC

৩ বিট প্যারলাল A/D কনভার্টার রুপান্তর পদ্ধতিঃ

প্যারলাল A/D কনভার্টার হচ্ছে সবচেয়ে বেশি দ্রুত গতিসম্পন্ন এক ধরনের কম্পারেটর A/D কনভার্টার। N-বিটের একটি A/D কনভার্টারের জন্য $(2^N -1)$ সংখ্যক কম্পারেটর সার্কিট প্রয়োজন। চিত্রে ৩ বিটের অর্থাৎ $2^3-1=7$ টি কম্পারেটর ব্যবহার করা হয়েছে।